

2133

9401 #3

PATENT

Attorney Docket No.: 4329.2549

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

DAISUKE TAKEDA ET AL.

Serial No.: 09/816,165

Filed: March 26, 2001

For: DECODING APPARATUS AND
DECODING METHOD

RECEIVED

MAY 15 2001

Technology Center 2100

Group Art Unit: Unknown

Examiner: Unknown

RECEIVED

MAY 17 2001

Technology Center 2100

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

RECEIVED

MAY 10 2001

OFFICE OF PETITIONS
DEPUTY A/C PATENTS

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing date of Japanese Application Nos. 2001-071358 and 2000-092163 dated March 14, 2001 and March 29, 2000, respectively, for the above-identified U.S. patent application.

In support of Applicants' claim for priority, filed herewith is one certified copy of each of the above.

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,
GARRETT & DUNNER, L.L.P.

Date:

5/3/01

By:

Richard V. Burgujian
Registration No. 31,744

LAW OFFICES

FINNEGAN, HENDERSON,
FARABOW, GARRETT,
& DUNNER, L.L.P.
1300 I STREET, N. W.
WASHINGTON, DC 20005
202-408-4000

#3



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2001年 3月14日

出 願 番 号
Application Number:

特願2001-071358

出 願 人
Applicant (s):

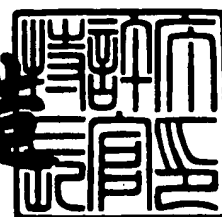
株式会社東芝

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 4月13日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3028871

【書類名】 特許願

【整理番号】 A000007084

【提出日】 平成13年 3月14日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 1/00

【発明の名称】 復号装置及び復号方法

【請求項の数】 18

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
 究開発センター内

 【氏名】 竹田 大輔

【発明者】

 【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研
 究開発センター内

 【氏名】 向井 学

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100058479

 【弁理士】

 【氏名又は名称】 鈴江 武彦

 【電話番号】 03-3502-3181

【選任した代理人】

 【識別番号】 100084618

 【弁理士】

 【氏名又は名称】 村松 貞男

【選任した代理人】

 【識別番号】 100068814

【弁理士】

【氏名又は名称】 坪井 淳

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【先の出願に基づく優先権主張】

【出願番号】 特願2000- 92163

【出願日】 平成12年 3月29日

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9705037

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 復号装置及び復号方法

【特許請求の範囲】

【請求項 1】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置において、

符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号のとの排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる演算部と、

前記演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第 2 の部分の一部を復号する第 1 の復号部と、

前記第 1 の復号部の出力と直交符号との乗算結果と、前記演算部の出力と、の排他的論理和をとり、排他的論理和を多数決判定し、前記第 2 の部分の残りの部分を復号する第 2 の復号部と、

前記第 1、第 2 の復号部により復号された前記第 2 の部分の全部と、前記第 1 の部分と、をリード・マラー符号化するリード・マラー符号化部と、

符号化に使われる可能性のある複数のマスクシンボルを前記演算部に供給した時の前記リード・マラー符号化部の出力と、前記演算部に供給されるリード・マラー符号と、のユークリッド距離の最小値を検出する最小距離検出部とを具備し

、
ユークリッド距離の最小値が得られるマスクシンボルに基づいて前記第 1 の部分を復号する復号装置。

【請求項 2】 符号化に使われる可能性のある複数のマスクシンボルと該マスクシンボルに対応する複数の情報信号の第 1 の部分との複数の排他的論理和を記憶するメモリをさらに具備し、

前記演算部は前記リード・マラー符号と前記メモリに記憶されている複数の排他的論理和の各々との排他的論理和を順次求めることを特徴とする請求項 1 記載の復号装置。

【請求項 3】 前記演算部に供給されるリード・マラー符号を硬判定する硬判定部をさらに具備することを特徴とする請求項 1、または請求項 2 記載の復号

装置。

【請求項4】 前記第1の復号部は、前記演算部の出力を格納するメモリと、前記メモリから各ビットデータを読み出して排他的論理和をとりチェックサムを計算する演算器と、前記演算器の出力をリード・マラー符号の種類に応じて選択するチェックサム選択器と、前記チェックサム選択器の出力を累積加算する累積加算器と、前記累積加算器の出力を硬判定して情報ビットを復号する硬判定器とを具備することを特徴とする請求項1乃至請求項3のいずれか一項記載の復号装置。

【請求項5】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法において、

符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる第1のステップと、

前記第1のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する第2のステップと、

前記第2のステップの出力と直交符号との乗算結果と、前記第1のステップの出力と、の排他的論理和をとり、排他的論理和を多数決判定し、前記第2の部分の残りの部分を復号する第3のステップと、

前記第2、第3のステップにより復号された前記第2の部分の全部と、前記第1の部分と、をリード・マラー符号化する第4のステップと、

前記第1のステップから第4のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第4ステップの出力と、前記第1のステップで使われるリード・マラー符号と、のユークリッド距離の最小値を検出する第5のステップとを具備し、

ユークリッド距離の最小値が得られるマスクシンボルに基づいて前記第1の部分を復号する復号方法。

【請求項6】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置において、

符号化に使われる可能性のある 1 つのマスキシンボルと該マスキシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる第 1 の演算部と、

前記第 1 の演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第 2 の部分を復号する復号部と、

前記復号部の出力と直交符号との乗算結果の各ビット成分の第 1 の累積加算と、該乗算結果の各ビット成分の反転成分の第 2 の累積加算とを求め、該第 1、第 2 の累積加算結果のユークリッド距離のより小さいものを求める第 2 の演算部と、

符号化に使われる可能性のある複数のマスキシンボルを前記第 1 の演算部に供給した時の前記第 2 の演算部の出力の最小値を検出する最小距離検出部とを具備し、

累積加算の最小値が得られるマスキシンボルに基づいて前記第 1 の部分を復号する復号装置。

【請求項 7】 符号化に使われる可能性のある複数のマスキシンボルと該マスキシンボルに対応する複数の情報信号の第 1 の部分との複数の排他的論理和を記憶するメモリをさらに具備し、

前記第 1 の演算部は前記リード・マラー符号と前記メモリに記憶されている複数の排他的論理和の各々との排他的論理和を順次求めることを特徴とする請求項 6 記載の復号装置。

【請求項 8】 前記第 1 の演算部に供給されるリード・マラー符号を硬判定する硬判定部をさらに具備することを特徴とする請求項 6、または請求項 7 記載の復号装置。

【請求項 9】 前記復号部は、前記第 1 の演算部の出力を格納するメモリと、前記メモリから各ビットデータを読み出して排他的論理和をとりチェックサムを計算する演算器と、前記演算器の出力をリード・マラー符号の種類に応じて選択するチェックサム選択器と、前記チェックサム選択器の出力を累積加算する累積加算器と、前記累積加算器の出力を硬判定して情報ビットを復号する硬判定器とを具備することを特徴とする請求項 6 乃至請求項 8 のいずれか一項記載の復号

装置。

【請求項 1 0】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法において、

符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる第 1 のステップと、

前記第 1 のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第 2 の部分を復号する第 2 のステップと、

前記第 2 のステップの出力と直交符号との乗算結果の各ビット成分の第 1 の累積加算と、該乗算結果の各ビット成分の反転成分の第 2 の累積加算とを求め、該第 1、第 2 の累積加算結果のユークリッド距離のより小さいものを求める第 3 のステップと、

前記第 1 のステップから第 3 のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第 3 ステップの出力の最小値を検出する第 4 のステップとを具備し、

累積加算の最小値が得られるマスクシンボルに基づいて前記第 1 の部分を復号する復号方法。

【請求項 1 1】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置において、

符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リード・マラー符号と、を乗算する演算部と、

前記演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第 2 の部分の一部を復号する第 1 の復号部と、

前記第 1 の復号部の出力と直交符号との乗算結果と、前記演算部の出力と、の乗算結果を多数決判定し、前記第 2 の部分の残りの部分を復号する第 2 の復号部と、

前記第 1、第 2 の復号部により復号された前記第 2 の部分の全部と、前記第 1

の部分と、をリード・マラー符号化するリード・マラー符号化部と、

符号化に使われる可能性のある複数のマスクシンボルを前記演算部に供給した時の前記リード・マラー符号化部の出力と、前記演算部に供給されるリード・マラー符号と、の相関の最大値を検出する最大値検出部とを具備し、

相関の最大値が得られるマスクシンボルに基づいて前記第 1 の部分を復号する復号装置。

【請求項 1 2】 符号化に使われる可能性のある複数のマスクシンボルと該マスクシンボルに対応する複数の情報信号の第 1 の部分との複数の排他的論理和を記憶するメモリをさらに具備し、

前記演算部は前記リード・マラー符号と前記メモリに記憶されている複数の排他的論理和の各々とを順次乗算することを特徴とする請求項 1 1 記載の復号装置。

【請求項 1 3】 前記第 1 の復号部は、前記演算部の出力を格納するメモリと、前記メモリから各ビットデータを読み出して乗算しチェックサムを計算する演算器と、前記演算器の出力をリード・マラー符号の種類に応じて選択するチェックサム選択器と、前記チェックサム選択器の出力を累積加算する累積加算器とを具備することを特徴とする請求項 1 1、または請求項 1 2 記載の復号装置。

【請求項 1 4】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法において、

符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リード・マラー符号と、を乗算する第 1 のステップと、

前記第 1 のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第 2 の部分の一部を復号する第 2 のステップと、

前記第 2 のステップの出力と直交符号との乗算結果と、前記第 1 のステップの出力と、の乗算結果を多数決判定し、前記第 2 の部分の残りの部分を復号する第 3 のステップと、

前記第 2、第 3 のステップにより復号された前記第 2 の部分の全部と、前記第

1の部分と、をリード・マラー符号化する第4のステップと、

前記第1のステップから第4のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第4ステップの出力と、前記第1のステップで使われるリード・マラー符号と、の相関の最大値を検出する第5のステップとを具備し、

相関の最大値が得られるマスクシンボルに基づいて前記第1の部分を復号する復号方法。

【請求項15】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置において、

符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、を乗算する第1の演算部と、

前記第1の演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する復号部と、

前記復号部の出力と直交符号との乗算結果の各ビット成分の第1の累積加算と、該乗算結果の各ビット成分の反転成分の第2の累積加算とを求め、該第1、第2の累積加算のより大きいものを求める第2の演算部と、

符号化に使われる可能性のある複数のマスクシンボルを前記第1の演算部に供給した時の前記第2の演算部の出力の最大値を検出する最大値検出部とを具備し、

累積加算の最大値が得られるマスクシンボルに基づいて前記第1の部分を復号する復号装置。

【請求項16】 符号化に使われる可能性のある複数のマスクシンボルと該マスクシンボルに対応する複数の情報信号の第1の部分との複数の排他的論理和を記憶するメモリをさらに具備し、

前記演算部は前記リード・マラー符号と前記メモリに記憶されている複数の排他的論理和の各々とを順次乗算することを特徴とする請求項15記載の復号装置。

【請求項17】 前記復号部は、前記第1の演算部の出力を格納するメモリ

と、前記メモリから各ビットデータを読み出して乗算しチェックサムを計算する演算器と、前記演算器の出力をリード・マラー符号の種類に応じて選択するチェックサム選択器と、前記チェックサム選択器の出力を累積加算する累積加算器とを具備することを特徴とする請求項 1 5、または請求項 1 6 記載の復号装置。

【請求項 1 8】 マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法において、

符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リード・マラー符号と、を乗算する第 1 のステップと、

前記第 1 のステップの出力のチェックサムを計算し、該チェックサムを多数判定し、直交符号に対応する情報信号の第 2 の部分の一部を復号する第 2 のステップと、

前記第 2 のステップの出力と直交符号との乗算結果の各ビット成分の第 1 の累積加算と、該乗算結果の各ビット成分の反転成分の第 2 の累積加算とを求め、該第 1、第 2 の累積加算のより大きいものを求める第 3 のステップと、

前記第 1 のステップから第 3 のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第 3 のステップの最大値を検出する第 4 のステップとを具備し、

累積加算の最大値が得られるマスクシンボルに基づいて前記第 1 の部分を復号する復号方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、リード・マラー（リード・マラー）復号装置及び復号方法に関する

【0 0 0 2】

【従来の技術】

誤り訂正符号の一種としてリード・マラー符号が知られている。通常のリード・マラー符号は 6 ビットの信号系列を 3 2 ビットの符号系列に変換するリード・

マラー (3 2, 6) 符号である。リード・マラー符号においては、 $n = 2^m$ (n は符号長、 m は自然数 ($n = 3 2$ とすると、 m は 5)) とすると、符号語間の最小ユークリッド距離が 2^{m-r} (r は符号の次数) であることが知られている。一般に、誤り訂正符号では符号語間の最小ユークリッド距離が大きい程、特性が良い (誤りに強い)。しかし、その分、伝送レートが下がる。そこで、伝送レートをさほど下げずに特性を良くするために、従来のリード・マラー符号にマスクシンボルを加えて最小ユークリッド距離を大きくとる方式が提案されている (3rd Generation Partnership Project; Technical Specification Group Radio Access Network; Multiplexing and channel coding (FDD) (Release 1999) 3G TS 25.212 V3.3.0 (2000-06))。この符号は 6 ビットの信号系列に 4 ビットのマスクシンボルを加えた合計 1 0 ビットの信号系列を 3 2 ビットの符号系列に変換するリード・マラー (3 2, 1 0) 符号と呼ばれる。

【0 0 0 3】

リード・マラー符号の復号装置は単純な多数決回路で実現できることが知られている (特開平 9 - 7 4 3 5 9 号公報)。しかし、リード・マラー (3 2, 6) 符号についての多数決回路は比較的容易に実現できるが、リード・マラー (3 2, 1 0) 符号においては、多数決判定の際に計算しなければならないチェックサムの算出が困難である。

【0 0 0 4】

そこで、多数決判定を使わない復号の一例として、相関値計算による最尤復号も考えられている (Harmonization impact on TFCI and New Optimal Coding for extended TFCI with almost no Complexity increase (rev 1)) TSGR#6(99)970)。しかし、この方法は、受信系列に対してすべての符号語の相関をとるため、もともと演算量が多く、ハードウェアの規模的もかなり大きなものになり、リード・マラー (3 2, 1 0) 符号については実現が困難である。

【0 0 0 5】

【発明が解決しようとする課題】

このように、近年提案されたマスクシンボルを含んだリード・マラー符号は誤りに対して強いが、復号装置を実現するのが困難であった。

【 0 0 0 6 】

本発明の目的は、マスクシンボルを用いたリード・マラー符号の復号装置、復号方法において、演算量、ハードウェアの規模を低減することである。

【 0 0 0 7 】

【課題を解決するための手段】

上記した課題を解決し目的を達成するために、本発明は以下に示す手段を用いている。

【 0 0 0 8 】

(1) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置は、符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる演算部(14)と、前記演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する第1の復号部(16、18)と、前記第1の復号部の出力と直交符号との乗算結果と、前記演算部の出力と、の排他的論理和をとり、排他的論理和を多数決判定し、前記第2の部分の残りの部分を復号する第2の復号部(24)と、前記第1、第2の復号部により復号された前記第2の部分の全部と、前記第1の部分と、をリード・マラー符号化するリード・マラー符号化部(26)と、符号化に使われる可能性のある複数のマスクシンボルを前記演算部(14)に供給した時の前記リード・マラー符号化部(26)の出力と、前記演算部に供給されるリード・マラー符号と、のユークリッド距離の最小値を検出する最小距離検出部(30)とを具備し、ユークリッド距離の最小値が得られるマスクシンボルに基づいて前記第1の部分を復号する。

【 0 0 0 9 】

(2) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法は、符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる第1のステップと、前記第1のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号

に対応する情報信号の第 2 の部分の一部を復号する第 2 のステップと、前記第 2 のステップの出力と直交符号との乗算結果と、前記第 1 のステップの出力と、の排他的論理和をとり、排他的論理和を多数決判定し、前記第 2 の部分の残りの部分を復号する第 3 のステップと、前記第 2、第 3 のステップにより復号された前記第 2 の部分の全部と、前記第 1 の部分と、をリード・マラー符号化する第 4 のステップと、前記第 1 のステップから第 4 のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第 4 ステップの出力と、前記第 1 のステップで使われるリード・マラー符号と、のユークリッド距離の最小値を検出する第 5 のステップとを具備し、

ユークリッド距離の最小値が得られるマスクシンボルに基づいて前記第 1 の部分を復号する。

【 0 0 1 0 】

(3) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置は、符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リード・マラー符号と、の排他的論理和をとる第 1 の演算部 (14) と、前記第 1 の演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第 2 の部分を復号する復号部 (16、18) と、前記復号部の出力と直交符号との乗算結果の各ビット成分の第 1 の累積加算と、該乗算結果の各ビット成分の反転成分の第 2 の累積加算とを求め、該第 1、第 2 の累積加算結果のユークリッド距離のより小さいものを求める第 2 の演算部 (54) と、符号化に使われる可能性のある複数のマスクシンボルを前記第 1 の演算部 (14) に供給した時の前記第 2 の演算部 (54) の出力の最小値を検出する最小距離検出部 (30) とを具備し、累積加算の最小値が得られるマスクシンボルに基づいて前記第 1 の部分を復号する。

【 0 0 1 1 】

(4) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法は、符号化に使われる可能性のある 1 つのマスクシンボルと該マスクシンボルに対応する情報信号の第 1 の部分との排他的論理和と、前記リ

ード・マラー符号と、の排他的論理和をとる第1のステップと、前記第1のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の復号する第2のステップと、前記第2のステップの出力と直交符号との乗算結果の各ビット成分の第1の累積加算と、該乗算結果の各ビット成分の反転成分の第2の累積加算とを求め、該第1、第2の累積加算結果のユークリッド距離のより小さいものを求める第3のステップと、前記第1のステップから第3のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第3ステップの出力の最小値を検出する第4のステップとを具備し、累積加算の最小値が得られるマスクシンボルに基づいて前記第1の部分の復号する。

【0012】

(5) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置において、

符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、を乗算する演算部(60)と、

前記演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する第1の復号部(16、18)と、

前記第1の復号部の出力と直交符号との乗算結果と、前記演算部の出力と、の乗算結果を多数決判定し、前記第2の部分の残りの部分を復号する第2の復号部(24)と、

前記第1、第2の復号部により復号された前記第2の部分の全部と、前記第1の部分と、をリード・マラー符号化するリード・マラー符号化部(26)と、

符号化に使われる可能性のある複数のマスクシンボルを前記演算部(14)に供給した時の前記リード・マラー符号化部(26)の出力と、前記演算部に供給されるリード・マラー符号と、の相関の最大値を検出する最大値検出部(66)とを具備し、

相関の最大値が得られるマスクシンボルに基づいて前記第1の部分の復号する

復号装置。

【0013】

(6) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法は、符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、を乗算する第1のステップと、前記第1のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する第2のステップと、前記第2のステップの出力と直交符号との乗算結果と、前記第1のステップの出力と、の乗算結果を多数決判定し、前記第2の部分の残りの部分を復号する第3のステップと、前記第2、第3のステップにより復号された前記第2の部分の全部と、前記第1の部分と、をリード・マラー符号化する第4のステップと、前記第1のステップから第4のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第4ステップの出力と、前記第1のステップで使われるリード・マラー符号と、の相関の最大値を検出する第5のステップとを具備し、相関の最大値が得られるマスクシンボルに基づいて前記第1の部分を復号する。

【0014】

(7) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号装置は、符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、を乗算する第1の演算部(60)と、前記第1の演算部の出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する復号部(16、18)と、前記復号部の出力と直交符号との乗算結果の各ビット成分の第1の累積加算と、該乗算結果の各ビット成分の反転成分の第2の累積加算とを求め、該第1、第2の累積加算のより大きいものを求める第2の演算部(78)と、符号化に使われる可能性のある複数のマスクシンボルを前記第1の演算部(60)に供給した時の前記第2の演算部(78)の出力の最大値を検出する最大値検出部(66)とを具備し、累積加算の最大値が得られるマスクシンボルに基づいて前記第1の部分を復号

する。

【0015】

(8) マスクシンボルと直交符号とを用いて情報信号を符号化したリード・マラー符号の復号方法は、符号化に使われる可能性のある1つのマスクシンボルと該マスクシンボルに対応する情報信号の第1の部分との排他的論理和と、前記リード・マラー符号と、を乗算する第1のステップと、前記第1のステップの出力のチェックサムを計算し、該チェックサムを多数決判定し、直交符号に対応する情報信号の第2の部分の一部を復号する第2のステップと、前記第2のステップの出力と直交符号との乗算結果の各ビット成分の第1の累積加算と、該乗算結果の各ビット成分の反転成分の第2の累積加算とを求め、該第1、第2の累積加算のより大きいものを求める第3のステップと、前記第1のステップから第3のステップまでを符号化に使われる可能性のある複数のマスクシンボルについて実行した時の前記第3のステップの最大値を検出する第4のステップとを具備し、累積加算の最大値が得られるマスクシンボルに基づいて前記第1の部分を復号する。

【0016】

本発明によれば、マスクシンボルを用いたリード・マラー符号からマスクシンボルを外したものを多数決判定によりリード・マラー復号し、この復号結果にマスクシンボルを加えたものをリードマラー符号化し、この符号化出力と元の符号とのユークリッド距離、または相関を求める処理をマスクシンボルの数だけ繰り返し、最小の距離、または最大の相関に対応するマスクシンボルを求め、このマスクシンボルから情報信号を復号する。

【0017】

このため、多数決判定の際に計算しなければならないチェックサムをマスクシンボルを用いないリード・マラー符号の復号の場合に比べて増えることがない。このため、演算量、ハードウェアの規模を低減することができる復号装置を提供できる。

【0018】

【発明の実施の形態】

以下、図面を参照して本発明による復号装置の実施形態を説明する。

【0019】

(第1実施形態)

図1は本発明の第1実施形態に係るリード・マラー(32, 10)符号の復号装置の構成を示す図である。

【0020】

先ず、本復号装置に入力されるリード・マラー符号について説明する。リード・マラー(32, 10)符号では、マスクシンボルは4ビットの情報系列により選択されるため、パターン(マスクパターン)は全部で $2^4 = 16$ パターンである。

【0021】

以下の説明では、以下のような定義を行なう。

【0022】

“ \wedge ”は排他的論理和を表す。2つのベクトルAとBについて、式“ $A \wedge B$ ”は各々のベクトルの成分の排他的論理和を示す。

【0023】

ベクトルAに対して $m(A)$ はベクトルの各成分について0を+1に、1を-1に変更したものである。

【0024】

符号化される10ビットの情報系列を $d_0, d_1, d_2, d_3, d_4, d_5, d_6, d_7, d_8, d_9$ とする。各ビット d_n は0もしくは1である。

【0025】

符号化に使用される直交符号系列を $C_0, C_1, C_2, C_3, C_4, C_5$ とする。各系列 C_n は32ビットの系列で、その32個の要素は0もしくは1である。なお、 C_0 はすべて1の系列である。

【0026】

同様に、符号化に使用されるマスクシンボル系列を M_1, M_2, M_3, M_4 とする。各系列 M_n は32ビットの系列である。マスクシンボル系列と情報系列の排他的論理和であるマスクパターン $d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4$ は

$2^4 = 16$ パターンある。

【0027】

直交符号系列 $C_0 \sim C_5$ と、マスクシンボル系列 $M_1 \sim M_4$ の一例を表1に示す。

【0028】

【表1】

i	$C_{i,0}$	$C_{i,1}$	$C_{i,2}$	$C_{i,3}$	$C_{i,4}$	$C_{i,5}$	$M_{i,1}$	$M_{i,2}$	$M_{i,3}$	$M_{i,4}$
0	1	0	0	0	0	1	0	0	0	0
1	1	0	0	0	1	0	1	0	0	0
2	1	0	0	0	1	1	0	0	0	1
3	1	0	0	1	0	0	1	0	1	1
4	1	0	0	1	0	1	0	0	0	1
5	1	0	0	1	1	0	0	0	1	0
6	1	0	1	1	1	1	0	1	0	0
7	1	0	1	0	0	0	0	1	1	0
8	1	0	1	0	0	1	1	1	1	0
9	1	0	1	0	1	0	1	0	1	1
10	1	0	1	0	1	1	0	0	1	1
11	1	0	1	1	0	0	0	1	1	0
12	1	0	1	1	0	1	0	1	0	1
13	1	0	1	1	1	0	1	0	0	1
14	1	0	1	1	1	1	1	1	1	1
15	1	1	0	0	0	1	1	1	0	0
16	1	1	0	0	1	0	1	1	0	1
17	1	1	0	0	1	1	1	0	1	0
18	1	1	0	1	0	0	0	1	1	1
19	1	1	0	1	0	1	0	1	0	1
20	1	1	0	1	1	0	0	0	1	1
21	1	1	0	1	1	1	0	1	1	1
22	1	1	1	0	0	0	0	1	0	0
23	1	1	1	0	0	1	1	1	0	1
24	1	1	1	0	1	0	1	0	1	0
25	1	1	1	0	1	1	1	0	0	1
26	1	1	1	1	0	0	0	0	1	0
27	1	1	1	1	0	1	1	1	0	0
28	1	1	1	1	1	0	1	1	1	0
29	1	1	1	1	1	1	1	1	1	1
30	1	0	0	0	0	0	0	0	0	0
31	1	1	0	0	0	0	1	0	0	0

【0029】

符号化装置は上記情報系列 d を直交符号系列 $C_0 \sim C_5$ と、マスキシンボル系列 $M_1 \sim M_4$ とに基づいて符号化し、次のような 32 ビット符号化ビット系列 s を出力する。ここで、情報系列の各ビットに乗算される直交符号系列、マスキシンボル系列は予め決まっている。

【0030】

$$s = d_0 C_0 \wedge d_1 C_1 \wedge d_2 C_2 \wedge d_3 C_3 \wedge d_4 C_4 \wedge d_5 C_5 \wedge d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4 \quad (1)$$

ここで、(1) 式は変調されて $m(s)$ として送信される。本実施形態では、この信号 $m(s)$ に伝送路や雑音による誤りが加えられた信号が図 1 の復号装置に入力され、硬判定部 10 によって硬判定される。

【0031】

硬判定部 10 とは、0 および 1 に対応した数値 +1, -1 が雑音等によりこれ以外の 0, 2, 1, 8, -1, 2 等の値になった場合、それを本来の数値、つまり 0 もしくは 1 として再現するものである。その結果、(1) 式に誤り系列 e (0 もしくは 1) が加えられた (排他的論理和) 信号が硬判定部 10 の出力となる。

【0032】

メモリ 12 は表 1 の直交符号系列 $C_0 \sim C_5$ と、マスキシンボル系列 $M_1 \sim M_4$ 、さらに、表 1 には示さない 16 個のマスキパターン $d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4$ を格納する。 i はビット位置を示す。

【0033】

硬判定部 10 の出力は、メモリ 12 から読み出されたマスキパターンの 1 つと排他的論理和部 14 によって排他的論理和が計算される。

【0034】

排他的論理和部 14 の出力がチェックサム算出部 16 に供給され、排他的論理和のチェックサムが計算される。チェックサムは $d_0 \sim d_9$ までの 10 ビットの情報系列のうち、 $d_1 \sim d_5$ の 5 ビットについてそれぞれ 16 個計算される。

【0035】

この合計 80 個のチェックサム算出部 16 の出力は、多数決判定部 18 によっ

て多数決判定され、直交符号系列 $C_0 \sim C_5$ に対応する情報系列 $d_1' \sim d_5'$ が復号される。具体的には、チェックサムの出力に関して 0 の数が多ければ 0 と判定し、1 の数が多ければ 1 と判定する。

【0036】

この 5 ビットの情報系列について、直交符号乗算部 20 によって対応する直交符号が乗算される。

【0037】

排他的論理和部 14 の出力と、直交符号乗算部 20 の出力が排他的論理和部 22 によって排他的論理和がとられる。排他的論理和部 22 の出力を多数決判定部 24 で判定することにより、 d_0' が復号される。具体的には、排他的論理和部 22 の出力で 0 の数が多ければ情報系列の各ビットを 0 と判定し、1 の数が多ければ 1 と判定する。多数決判定部 24 により情報系列のビット d_0' が確定した時、この確定に使用されたマスクパターンから情報系列のビット $d_6' \sim d_9'$ が分かる。

【0038】

以上の操作により、排他的論理和部 14 により、復号装置に入力されたリード・マラー符号と、マスクパターンと情報系列との排他的論理和との排他的論理和を求めることにより、リード・マラー符号からマスクパターンを外すことができる。このマスクパターンを外したリード・マラー符号を多数決判定し、さらに乗算部 20 で直交符号と乗算することにより、情報系列の各ビット $d_0' \sim d_9'$ が特定される。この情報系列をリード・マラー符号化部 26 によって再びリード・マラー符号化する。リード・マラー符号化部 26 の出力がユークリッド距離算出部 28 に供給され、硬判定部 10 から出力された受信系列とのユークリッド距離が計算される。

【0039】

上記処理を 16 通りのすべてのマスクパターンに対して行ない、最小距離検出部 30 によって最小のユークリッド距離を検出する。最小距離が検出された時の $d_0' \sim d_9'$ が正しいものとみなされ、復号が完了する。

【0040】

図 2 は第 1 実施形態のフローチャートである。

【0041】

ステップ S 1 0 で、硬判定部 1 0 が符号化信号を硬判定する。ここで、本復号装置に入力される符号化ビット系列は (1) 式で示した符号化装置から変調されて出力された $m(s)$ そのものではなく、当該信号に伝送路や雑音による誤りが加えられた信号である。それを硬判定した結果は (2) 式となる (e は 0 もしくは 1 の誤り系列である)。

【0042】

$$d_0 C_0 \wedge d_1 C_1 \wedge d_2 C_2 \wedge d_3 C_3 \wedge d_4 C_4 \wedge d_5 C_5 \wedge d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4 \wedge e \quad (2)$$

硬判定とは、0 および 1 に対応した数値 +1, -1 が雑音等によりこれ以外の 0.2, 1.8, -1.2 等の値になった場合、それを本来の数値、つまり 0 もしくは 1 として再現するものである。

【0043】

ステップ S 1 2 で、マスクパターンが 1 つ指定され、ステップ S 1 4 で、この指定された 1 つのマスクパターンがメモリ 1 2 から読み出され、ステップ S 1 6 で、排他的論理和部 1 4 が硬判定部 1 0 の出力符号化ビット系列とマスクパターンとの排他的論理和を計算する。

【0044】

メモリ 1 2 は表 1 の直交符号系列 $C_0 \sim C_5$ と、マスクシンボル系列 $M_1 \sim M_4$ 、さらに、表 1 には示さないマスクパターン $d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4$ を格納する。 i はビット位置を示す。

【0045】

メモリ 1 2 から読み出されたマスクパターンを $M' = d_6' M_1 \wedge d_7' M_2 \wedge d_8' M_3 \wedge d_9' M_4$ とすると、排他的論理和部 1 4 から出力される排他的論理和は次のようになる。

【0046】

$$d_0 C_0 \wedge d_1 C_1 \wedge d_2 C_2 \wedge d_3 C_3 \wedge d_4 C_4 \wedge d_5 C_5 \wedge (d_6 \wedge d_6') M_1 \wedge (d_7 \wedge d_7') M_2 \wedge (d_8 \wedge d_8') M_3 \wedge (d_9 \wedge d_9')$$

$$M_4^e \quad (3)$$

ステップS18で、チェックサム算出部16が排他的論理和部14の出力（式（3））のチェックサムを計算する。チェックサムは $d_0 \sim d_9$ までの10ビットの情報系列のうち、 $d_1 \sim d_5$ の5ビットについてそれぞれ次のような16個が計算される。

【0047】

d_1 のチェックサム

$$d_1' = r_0 \times r_{30}$$

$$d_1' = r_1 \times r_2$$

$$d_1' = r_3 \times r_4$$

$$d_1' = r_5 \times r_6$$

$$d_1' = r_7 \times r_8$$

$$d_1' = r_9 \times r_{10}$$

$$d_1' = r_{11} \times r_{12}$$

$$d_1' = r_{13} \times r_{14}$$

$$d_1' = r_{15} \times r_{31}$$

$$d_1' = r_{16} \times r_{17}$$

$$d_1' = r_{18} \times r_{19}$$

$$d_1' = r_{20} \times r_{21}$$

$$d_1' = r_{22} \times r_{23}$$

$$d_1' = r_{24} \times r_{25}$$

$$d_1' = r_{26} \times r_{27}$$

$$d_1' = r_{28} \times r_{29}$$

d_2 のチェックサム

$$d_2' = r_0 \times r_2$$

$$d_2' = r_1 \times r_{30}$$

$$d_2' = r_3 \times r_5$$

$$d_2' = r_4 \times r_6$$

$$d_2' = r_7 \times r_9$$

$$\begin{aligned}d_2' &= r_8 \times r_{10} \\d_2' &= r_{11} \times r_{13} \\d_2' &= r_{12} \times r_{14} \\d_2' &= r_{15} \times r_{17} \\d_2' &= r_{16} \times r_{31} \\d_2' &= r_{18} \times r_{20} \\d_2' &= r_{19} \times r_{21} \\d_2' &= r_{22} \times r_{24} \\d_2' &= r_{23} \times r_{25} \\d_2' &= r_{26} \times r_{28} \\d_2' &= r_{27} \times r_{29}\end{aligned}$$

d_3 のチェックサム

$$\begin{aligned}d_3' &= r_0 \times r_4 \\d_3' &= r_1 \times r_5 \\d_3' &= r_2 \times r_6 \\d_3' &= r_3 \times r_{30} \\d_3' &= r_7 \times r_{11} \\d_3' &= r_8 \times r_{12} \\d_3' &= r_9 \times r_{13} \\d_3' &= r_{10} \times r_{14} \\d_3' &= r_{15} \times r_{19} \\d_3' &= r_{16} \times r_{20} \\d_3' &= r_{17} \times r_{21} \\d_3' &= r_{18} \times r_{31} \\d_3' &= r_{22} \times r_{26} \\d_3' &= r_{23} \times r_{27} \\d_3' &= r_{24} \times r_{28} \\d_3' &= r_{25} \times r_{29}\end{aligned}$$

d_4 のチェックサム

$$d_4' = r_0 \times r_8$$

$$d_4' = r_1 \times r_9$$

$$d_4' = r_2 \times r_{10}$$

$$d_4' = r_3 \times r_{11}$$

$$d_4' = r_4 \times r_{12}$$

$$d_4' = r_5 \times r_{13}$$

$$d_4' = r_6 \times r_{14}$$

$$d_4' = r_7 \times r_{30}$$

$$d_4' = r_{15} \times r_{23}$$

$$d_4' = r_{16} \times r_{24}$$

$$d_4' = r_{17} \times r_{25}$$

$$d_4' = r_{18} \times r_{26}$$

$$d_4' = r_{19} \times r_{27}$$

$$d_4' = r_{20} \times r_{28}$$

$$d_4' = r_{21} \times r_{29}$$

$$d_4' = r_{22} \times r_{31}$$

d_5 のチェックサム

$$d_5' = r_0 \times r_{15}$$

$$d_5' = r_1 \times r_{16}$$

$$d_5' = r_2 \times r_{17}$$

$$d_5' = r_3 \times r_{18}$$

$$d_5' = r_4 \times r_{19}$$

$$d_5' = r_5 \times r_{20}$$

$$d_5' = r_6 \times r_{21}$$

$$d_5' = r_7 \times r_{22}$$

$$d_5' = r_8 \times r_{23}$$

$$d_5' = r_9 \times r_{24}$$

$$d_5' = r_{10} \times r_{25}$$

$$d_5' = r_{11} \times r_{26}$$

$$d_5' = r_{12} \times r_{27}$$

$$d_5' = r_{13} \times r_{28}$$

$$d_5' = r_{14} \times r_{29}$$

$$d_5' = r_{30} \times r_{31}$$

ここで、 r_n ($n=0, 1, \dots, 31$) はマスクパターンの乗算後、チェックサム算出部 16 に入力される 32 値 (硬判定なら 32 ビット) の信号に相当する。

【0048】

ステップ S20 で、多数決判定部 18 がこの合計 80 個の出力を多数決判定処理し、 $d_1' \sim d_5'$ を復号する。具体的には、チェックサムの出力に関して 0 の数が多いければ 0 と判定し、1 の数が多いければ 1 と判定する。

【0049】

ステップ S22 で、直交符号乗算部 20 がこの 5 ビットの情報系列 $d_1' \sim d_5'$ に、それに対応する直交符号を乗算する。直交符号乗算部 20 の出力は次のようになる。

【0050】

$$d_1' C_1 \wedge d_2' C_2 \wedge d_3' C_3 \wedge d_4' C_4 \wedge d_5' C_5 \quad (4)$$

ステップ S24 で、排他的論理和部 22 が排他的論理和部 14 の出力 (式 (3)) と、直交符号乗算部 20 の出力 (式 (4)) との排他的論理和を求める。排他的論理和部 22 の出力である排他的論理和は次のようになる。

【0051】

$$\begin{aligned} & d_0 C_0 \wedge (d_1 \wedge d_1') C_1 \wedge (d_2 \wedge d_2') C_2 \wedge (d_3 \wedge d_3') C_3 \\ & \wedge (d_4 \wedge d_4') C_4 \wedge (d_5 \wedge d_5') C_5 \wedge (d_6 \wedge d_6') M_1 \wedge \\ & (d_7 \wedge d_7') M_2 \wedge (d_8 \wedge d_8') M_3 \wedge (d_9 \wedge d_9') M_4 \wedge e \end{aligned} \quad (5)$$

ここで、もし $d_1' \sim d_9'$ が正しく復号されていれば、 $(d_n \wedge d_n') C_n$ ($n=1, 2, \dots, 9$) の項は 0 ベクトルになる。この場合、排他的論理和部 22 の出力 ((5) 式) は次のようになる。

【0052】

$$d_0 C_0 \wedge e \quad (6)$$

C_0 はすべて 1 の系列であるため、排他的論理和部 22 の出力 ((6) 式) を多数決判定部 24 で判定することで d_0' が得られる (ステップ S26)。具体的には、排他的論理和部 22 の出力 ((6) 式) で 0 の数が多ければ情報系列の各ビットを 0 と判定し、1 の数が多ければ 1 と判定する。多数決判定部 24 により情報系列のビット d_0' が確定した時、この確定に使用されたマスクパターンから情報系列のビット $d_6' \sim d_9'$ が分かる。以上の操作により、情報系列の各ビット $d_0' \sim d_9'$ が確定する。

【0053】

ステップ S28 で、リード・マラー符号化部 26 がこの情報系列 $d_0' \sim d_9'$ をリード・マラー符号化し、次のような符号化系列が得られる。

【0054】

$$d_0' C_0 \wedge d_1' C_1 \wedge d_2' C_2 \wedge d_3' C_3 \wedge d_4' C_4 \wedge d_5' C_5 \wedge d_6' M_1 \wedge d_7' M_2 \wedge d_8' M_3 \wedge d_9' M_4 \quad (7)$$

ステップ S30 で、ユークリッド距離算出部 28 がリード・マラー符号化部 26 の出力 ((7) 式) と硬判定部 10 から出力された受信系列 ((2) 式) とのユークリッド距離を計算する。具体的には、先ず、リード・マラー符号化部 26 の出力 ((7) 式) と硬判定部 10 の出力 ((2) 式) との排他的論理和が次のように求められる。

【0055】

$$(d_0 \wedge d_0') C_0 \wedge (d_1 \wedge d_1') C_1 \wedge (d_2 \wedge d_2') C_2 \wedge (d_3 \wedge d_3') C_3 \wedge (d_4 \wedge d_4') C_4 \wedge (d_5 \wedge d_5') C_5 \wedge (d_6 \wedge d_6') M_1 \wedge (d_7 \wedge d_7') M_2 \wedge (d_8 \wedge d_8') M_3 \wedge (d_9 \wedge d_9') M_4 \wedge e \quad (8)$$

(8) 式は 32 ビットの系列であり、それらの 32 ビットの和が、リード・マラー符号化部 26 の出力 ((7) 式) と、硬判定部 10 の出力 ((2) 式) とのユークリッド距離を表す。

【0056】

ステップ S32 で、メモリ 12 内の 16 種類のマスクパターンの全てについて上記処理を行なったか否かが判定される。未処理のマスクパターンが残っている

場合は、ステップ S 3 4 で次のマスクパターンが指定されて、ステップ S 1 4 のマスクパターンの読出し以降の処理が繰り返される。

【0 0 5 7】

メモリ 1 2 内の 1 6 種類のマスクパターンの全てについて上記処理が行なわれた場合は、ステップ S 3 6 で、最小距離検出部 3 0 が最小のユークリッド距離を検出する。その最小処理が得られた時のマスクパターンに基づいて、 $d_6' \sim d_9'$ が復号され、多数決判定部 1 8 によって復号された $d_1' \sim d_5'$ と、多数決判定部 2 4 によって復号された d_0' と併せて、情報系列 $d_0' \sim d_9'$ が復号される。

【0 0 5 8】

以上説明したように本実施形態によれば、マスクシンボルを用いたリード・マラー符号からマスクシンボルを外したものを多数決判定によりリード・マラー復号し、この復号結果にマスクシンボルを加えたものをリードマラー符号化し、この符号化出力と元の符号とのユークリッド距離を求める処理をマスクシンボルの数だけ繰り返し、最小の距離に対応するマスクシンボルを求め、このマスクシンボルから情報ビットを復号する。このため、多数決判定の際に計算しなければならないチェックサムをマスクシンボルを用いないリード・マラー符号の復号の場合に比べて増えることがない。このため、演算量、ハードウェアの規模を低減することができる復号装置を提供できる。

【0 0 5 9】

本実施形態はリード・マラー (3 2, 1 0) 符号に限らず、従来のリード・マラー (3 2, 6) 符号の復号装置としても使える。このためには、硬判定部 1 0 と排他的論理和部 1 4 との間に切替えスイッチ 3 2 を接続して、スイッチ 3 2 の切替えにより硬判定部 1 0 の出力を排他的論理和部 1 4 をバイパスしてチェックサム算出部 1 6 に直接供給する経路も設けるとともに、多数決判定部 2 4 とリード・マラー符号化部 2 6 との間にも切替えスイッチ 3 4 を接続して、スイッチ 3 4 の切替えにより多数決判定部 2 4 の出力をそのまま復号結果として出力すればよい。

【0 0 6 0】

なお、最尤復号を用いた場合には、受信信号に対して、すべての符号語との相関を計算する必要がある。しかし、本発明では、マスクシンボルの各々について予め乗算を行うことにより相関値計算の計算量が低減できる。

【0061】

図3は図1のチェックサム算出部16と多数決判定部18との部分の変形例である。排他的論理和部14の出力を格納するメモリ40と、メモリ40から各ビットデータを読み出して排他的論理和をとりチェックサムを計算する排他的論理和部42と、排他的論理和部42の出力をリード・マラー符号の種類に応じて選択するチェックサム選択部44と、チェックサム選択部44の出力を累積加算する累積加算部46と、累積加算部46の出力を硬判定して情報ビットを復号する判定部48とからなる。

【0062】

リード・マラー符号は、メモリ40に格納される。チェックサムは符号の種類に応じてその組み合わせが決まっており、それに応じた組み合わせの排他的論理和が排他的論理和部42で求められる。例えば、リード・マラー(32, 6)符号では、80個のチェックサムが計算されるのに対し、リード・マラー(16, 5)符号では32個のチェックサムを計算すれば良い。排他的論理和部42の出力は、チェックサム選択部44によってどのビットの符号に使われるかが選択され、累積加算部46によって累積加算され、判定部48によってビットの判定がなされる。

【0063】

以下、本発明による復号装置の他の実施形態を説明する。他の実施形態の説明において第1の実施形態と同一部分は同一参照数字を付してその詳細な説明は省略する。

【0064】

(第2実施形態)

図4に第2実施形態の回路図を示す。図4は、図1の復号装置をその性能が変わらないように簡易化したものである。第1実施形態と同様に、マスクシンボルを用いたリード・マラー(32, 10)符号を例に挙げて説明する。

【0065】

図1の排他的論理和部22の出力((5)式)と、リード・マラー符号化部26の出力((7)式)と硬判定部10の出力((2)式)とのユークリッド距離((8)式)とに着目すると、両者の違いは、(8)式には(5)式には含まれていない $d_0' C_0$ が存在するだけである。 $d_0' = 0$ の場合は、(5)式と(8)式は同じである。 $d_0' = 1$ の場合は、 C_0 がすべて1の系列であることから、(8)式は(5)式の0と1を反転したものとなる。

【0066】

これにより、排他的論理和部22の出力((5)式)と、その0と1とを反転したもの whichever について、ユークリッド距離が小さいものが正しい符号であると考えることができる。すなわち、図1の多数決判定部24、リード・マラー符号化部26、ユークリッド距離計算部28は省略可能である。

【0067】

(5)式の各成分を累積加算した結果は、受信符号化系列((2)式)と、本復号装置で判定した $d_0' \sim d_9'$ (ただし、 $d_0' = 0$)をリード・マラー(32, 10)符号化した系列とのユークリッド距離に相当する(累積加算結果に含まれる1の数が距離となる)。(5)式の0と1とを反転したものの各成分を累積加算した結果は、受信符号化系列((2)式)と、本復号装置で判定した $d_0' \sim d_9'$ (ただし、 $d_0' = 1$)をリード・マラー(32, 10)符号化した系列とのユークリッド距離に相当する。

【0068】

そのため、排他的論理和部22の出力が反転検出部54に入力され、排他的論理和部22の出力の各成分の累積加算結果と、排他的論理和部22の出力の各成分の0と1とを反転したものの累積加算結果との大小関係を判定し、小さい方が選択され、最小距離検出部30に供給される。

【0069】

この処理を、 $d_6 \sim d_9$ に対応した16通りのすべてのマスクパターンに行ない、最小距離検出部30によって最小のユークリッド距離が検出される。その時の $d_0' \sim d_9'$ が正しいものとみなされ、復号が完了する。

【 0 0 7 0 】

第 2 実施形態も第 1 実施形態と同様に、従来のリード・マラー (3 2, 6) 符号の復号装置としても使えるように、切替えスイッチ 3 2、3 4 が接続されている。

【 0 0 7 1 】

図 5 は第 2 実施形態のフローチャートである。ステップ S 2 4 で排他的論理和部 2 2 が排他的論理和部 1 4 の出力 (式 (3)) と、直交符号乗算部 2 0 の出力 (式 (4)) との排他的論理和を求めるまでは、第 1 実施形態と同じである。本実施形態では、その後、ステップ S 4 0 で、反転検出部 5 4 が、排他的論理和部 2 2 の出力の各成分の累積加算と、排他的論理和部 2 2 の出力の各成分の 0 と 1 とを反転したものの累積加算とを求める。ステップ S 4 2 で、このうちの小さいものを選択し、最小距離検出部 3 0 に供給する。

【 0 0 7 2 】

この後、ステップ S 3 2 で全てのマスクパターンについて上記処理を行なったか否か判定し、未処理のマスクパターンが残っている場合は、ステップ S 3 4 で次のマスクパターンが指定され、ステップ S 1 4 のマスクパターンの読出し以降の処理が繰り返されることは第 1 実施形態と同じである。1 6 種類のマスクパターンの全てについて上記処理が行なわれた場合は、ステップ S 3 6 で、最小距離検出部 3 0 が反転検出部 5 4 の 1 6 個の出力の最小値を求める。

【 0 0 7 3 】

(第 3 実施形態)

図 6 は本発明の第 3 実施形態に係るリード・マラー (3 2, 1 0) 符号の復号装置の構成を示す図である。第 1、第 2 実施形態は硬判定を行なったが、第 3 実施形態は軟判定を行なう。第 1 実施形態と同様に、各信号を定義する。

【 0 0 7 4 】

“ \wedge ” は排他的論理和を表す。2 つのベクトル A と B について、式 “ $A \wedge B$ ” は各々のベクトルの成分の排他的論理和を示す。

【 0 0 7 5 】

ベクトル A に対して $m(A)$ はベクトルの各成分について 0 を +1 に、1 を -

1に変更したものである。

【0076】

符号化される10ビットの情報系列を $d_0, d_1, d_2, d_3, d_4, d_5, d_6, d_7, d_8, d_9$ とする。各ビット d_n は0もしくは1である。

【0077】

符号化に使用される直交符号系列を $C_0, C_1, C_2, C_3, C_4, C_5$ とする。各系列 C_n は32ビットの系列で、その32個の要素は0もしくは1である。なお、 C_0 はすべて1の系列である。

【0078】

同様に、符号化に使用されるマスクシンボル系列を M_1, M_2, M_3, M_4 とする。各系列 M_n は32ビットの系列である。マスクシンボル系列と情報系列の排他的論理和であるマスクパターン $d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4$ は $2^4 = 16$ パターンある。

【0079】

符号化装置は上記情報系列 d を直交符号系列 $C_0 \sim C_5$ と、マスクシンボル系列 $M_1 \sim M_4$ とに基づいて符号化し、次のような32ビット符号化ビット系列 $m(s)$ を出力する。ここで、情報系列の各ビットに乗算される直交符号系列、マスクシンボル系列は予め決まっている。

【0080】

$$m(s) = m(d_0 C_0 \wedge d_1 C_1 \wedge d_2 C_2 \wedge d_3 C_3 \wedge d_4 C_4 \wedge d_5 C_5 \wedge d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4) \quad (21)$$

本実施形態では、この符号化ビット系列 $m(s)$ に伝送路や雑音による誤り系列 e が加えられた次のような信号が図6の復号装置に入力される。

【0081】

$$m(d_0 C_0 \wedge d_1 C_1 \wedge d_2 C_2 \wedge d_3 C_3 \wedge d_4 C_4 \wedge d_5 C_5 \wedge d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4) + E \quad (22)$$

この受信符号化ビット系列はメモリ12から読み出されたマスクパターンの1つを±1で表したものと乗算部60によって乗算される。

【0082】

乗算部 6 0 の出力が第 1 実施形態と同様に、チェックサム算出部 1 6 に供給され、チェックサムが計算される。チェックサムは $d_0 \sim d_9$ までの 1 0 ビットの情報系列のうち、 $d_1 \sim d_5$ の 5 ビットについてそれぞれ 1 6 個計算される。

【 0 0 8 3 】

この合計 8 0 個のチェックサム算出部 1 6 の出力は、多数決判定部 1 8 によって多数決判定され、 $d_1' \sim d_5'$ が復号される。具体的には、チェックサムの出力が正であれば 0 と判定し、負であれば 1 と判定する。

【 0 0 8 4 】

この 5 ビットの情報系列について、直交符号乗算部 2 0 によって対応する直交符号が乗算される。

【 0 0 8 5 】

乗算部 6 0 の出力と、直交符号乗算部 2 0 の出力を ± 1 で表したものが乗算部 6 2 によって乗算される。第 1 実施形態と同様に、乗算部 6 2 の出力が多数決判定部 2 4 で判定されることにより、 d_0' が復号される。具体的には、乗算部 6 2 の出力が正であれば情報系列の各ビットを 0 と判定し、負であれば 1 と判定する。多数決判定部 2 4 により情報系列のビット d_0' が確定した時、この確定に使用されたマスクパターンから情報系列のビット $d_6' \sim d_9'$ が分かる。

【 0 0 8 6 】

以上の操作により、情報系列の各ビット $d_0' \sim d_9'$ が確定する。この情報系列をリード・マラー符号化部 2 6 によって再びリード・マラー符号化する。リード・マラー符号化部 2 6 の出力が相関演算部 6 4 に供給され、受信符号化ビット系列との相関が計算される。

【 0 0 8 7 】

上記処理を 1 6 通りのすべてのマスクパターンに対して行ない、最大値検出部 6 6 によって相関の最大値を検出する。最大値が検出された時の $d_0' \sim d_9'$ が正しいものとみなされ、復号が完了する。

【 0 0 8 8 】

図 7 は第 3 実施形態のフローチャートである。

【 0 0 8 9 】

ステップS60で、マスクパターンが1つ指定され、ステップS62で、この指定された1つのマスクパターンがメモリ12から読み出され、ステップS64で乗算部60が受信符号化ビット系列とマスクパターンとを乗算する。

【0090】

メモリ12は表1の直交符号系列 $C_0 \sim C_5$ と、マスクシンボル系列 $M_1 \sim M_4$ 、さらに、表1には示さないマスクパターン $d_6 M_1 \wedge d_7 M_2 \wedge d_8 M_3 \wedge d_9 M_4$ を格納する。 i はビット位置を示す。

【0091】

メモリ12から読み出されたマスクパターンを $M' = m(d_6' M_1 \wedge d_7' M_2 \wedge d_8' M_3 \wedge d_9' M_4)$ とすると、受信符号化ビット系列とマスクパターンとの乗算結果は次のようになる。

【0092】

$$m(d_0 C_0 \wedge d_1 C_1 \wedge d_2 C_2 \wedge d_3 C_3 \wedge d_4 C_4 \wedge d_5 C_5 \wedge (d_6 \wedge d_6') M_1 \wedge (d_7 \wedge d_7') M_2 \wedge (d_8 \wedge d_8') M_3 \wedge (d_9 \wedge d_9') M_4) + E \quad (23)$$

ステップS66で、チェックサム算出部16が乗算部60の出力(式(23))のチェックサムを計算する。チェックサムは $d_0 \sim d_9$ までの10ビットの情報系列のうち、 $d_1 \sim d_5$ の5ビットについてそれぞれ16個計算される。

【0093】

ステップS68で、多数決判定部18がこの合計80個の出力を多数決判定処理し、 $d_1' \sim d_5'$ を復号する。具体的には、チェックサムの出力に関して正であれば0と判定し、負であれば1と判定する。

【0094】

ステップS70で、直交符号乗算部20がこの5ビットの情報系列 $d_1' \sim d_5'$ に、それに対応する直交符号を乗算する。直交符号乗算部20の出力は次のようになる。

【0095】

$$m(d_1' C_1 \wedge d_2' C_2 \wedge d_3' C_3 \wedge d_4' C_4 \wedge d_5' C_5) \quad (24)$$

ステップS72で、乗算部62が乗算部60の出力（式（23））と、直交符号乗算部20の出力（式（24））とを乗算する。乗算部62の出力は次のようになる。

【0096】

$$m(d_0 C_0 \wedge (d_1 \wedge d_1') C_1 \wedge (d_2 \wedge d_2') C_2 \wedge (d_3 \wedge d_3') C_3 \wedge (d_4 \wedge d_4') C_4 \wedge (d_5 \wedge d_5') C_5 \wedge (d_6 \wedge d_6') M_1 \wedge (d_7 \wedge d_7') M_2 \wedge (d_8 \wedge d_8') M_3 \wedge (d_9 \wedge d_9') M_4) + E \quad (25)$$

ここで、もし $d_1' \sim d_9'$ が正しく復号されていれば、 $(d_n \wedge d_n') C_n$ ($n=1, 2, \dots, 9$)の項は0ベクトルになる。この場合、乗算部62の出力（（25）式）は次のようになる。

【0097】

$$m(d_0 C_0) + E \quad (26)$$

C_0 はすべて1の系列であるため、乗算部62の出力（（26）式）を多数決判定部24で判定することで d_0' が得られる（ステップS74）。具体的には、乗算部62の出力（（26）式）が正であれば情報系列の各ビットを0と判定し、負であれば1と判定する。多数決判定部24により情報系列のビット d_0' が確定した時、この確定に使用されたマスクパターンから情報系列のビット $d_6' \sim d_9'$ が分かる。以上の操作により、情報系列の各ビット $d_0' \sim d_9'$ が確定する。

【0098】

ステップS76で、リード・マラー符号化部26がこの情報系列 $d_0' \sim d_9'$ をリード・マラー符号化し、次のような符号化系列が得られる。

【0099】

$$m(d_0' C_0 \wedge d_1' C_1 \wedge d_2' C_2 \wedge d_3' C_3 \wedge d_4' C_4 \wedge d_5' C \wedge d_6' M_1 \wedge d_7' M_2 \wedge d_8' M_3 \wedge d_9' M_4) \quad (27)$$

ステップS78で、相関演算部64がリード・マラー符号化部26の出力（（27）式）と受信系列（（22）式）との相関を計算する。具体的には、まず、リード・マラー符号化部26の出力（（27）式）と受信符号化系列（（22）

式)との乗算結果が次のように求められる。

【0100】

$$m((d_0 \wedge d_0') C_0 \wedge (d_1 \wedge d_1') C_1 \wedge (d_2 \wedge d_2') C_2 \wedge (d_3 \wedge d_3') C_3 \wedge (d_4 \wedge d_4') C_4 \wedge (d_5 \wedge d_5') C_5 \wedge (d_6 \wedge d_6') M_1 \wedge (d_7 \wedge d_7') M_2 \wedge (d_8 \wedge d_8') M_3 \wedge (d_9 \wedge d_9') M_4) + E \quad (28)$$

(28)式は32ビットの系列であり、それらの32ビットの累積加算結果がリード・マラー符号化部26の出力((27)式)と、受信符号化系列((22)式)との相関を表す。

【0101】

ステップS80で、メモリ12内の16種類のマスクパターンの全てについて上記処理を行なったか否かが判定される。未処理のマスクパターンが残っている場合は、ステップS82で次のマスクパターンが指定されて、ステップS62のマスクパターンの読み出し以降の処理が繰り返される。

【0102】

メモリ12内の16種類のマスクパターンの全てについて上記処理が行なわれた場合は、ステップS84で、最大値検出部66が最大の相関値を検出する。その最大値が得られた時のマスクパターンに基づいて、 $d_6' \sim d_9'$ が復号され、多数決判定部18によって復号された $d_1' \sim d_5'$ と、多数決判定部24によって復号された d_0' と併せて、情報系列 $d_0' \sim d_9'$ が復号される。

【0103】

以上説明したように本実施形態によれば、マスクシンボルを用いたリード・マラー符号からマスクシンボルを外したものを多数決判定によりリード・マラー復号し、この復号結果にマスクシンボルを加えたものをリードマラー符号化し、この符号化出力と元の符号との相関を求める処理をマスクシンボルの数だけ繰り返し、最大の相関に対応するマスクシンボルを求め、このマスクシンボルから情報ビットを復号する。このため、多数決判定の際に計算しなければならないチェックサムをマスクシンボルを用いないリード・マラー符号の復号の場合に比べて増えることがない。このため、演算量、ハードウェアの規模を低減することができ

る復号装置を提供できる。さらに、軟判定であるので、硬判定の多数決判定よりも精度がよく、良好な品質が得られる。

【0104】

第3実施形態も第1実施形態と同様に、従来のリード・マラー(32, 6)符号の復号装置としても使えるように、切替えスイッチ32、34が接続されている。

【0105】

図8は図6のチェックサム算出部16と多数決判定部18との部分の変形例である。図8は図3とは、メモリ40から各ビットデータを読み出して排他的論理和をとりチェックサムを計算する排他的論理和部42の代わりに乗算部70が設けられている点のみが異なり、他は同じである。

【0106】

(第4実施形態)

図9に第4実施形態の回路図を示す。図9は、図6の復号装置をその性能が変わらないように簡易化したものである。第3実施形態と同様に、マスクシンボルを用いたリード・マラー(32, 10)符号を例に挙げて説明する。

【0107】

図6の乗算部62の出力((25)式)と、リード・マラー符号化部26の出力((27)式)と受信符号化系列((22)式)との相関((28)式)とに着目すると、両者の違いは、(28)式には(25)式には含まれていない d_0' 、 C_0 が存在するだけである。 $d_0' = 0$ の場合は、(25)式と(28)式は同じである。 $d_0' = 1$ の場合は、 C_0 がすべて1の系列であることから、(28)式は(25)式の0と1を反転したものとなる。

【0108】

これにより、乗算部62の出力((25)式)の各成分の総和と、その0と1とを反転したものの各成分の総和のいずれかについて、値が大きいものがそのまま相関値として使用できることになる。すなわち、図6の多数決判定部24、リード・マラー符号化部26、相関部64は省略可能である。

【0109】

(25) 式の各成分を累積加算した結果は、受信符号化系列((22)式)と、本復号装置で判定した $d_0' \sim d_9'$ (ただし、 $d_0' = 0$)をリード・マラー(32, 10)符号化した系列との相関値である。(25)式の0と1とを反転したものの各成分を累積加算した結果は、受信符号化系列((22)式)と、本復号装置で判定した $d_0' \sim d_9'$ (ただし、 $d_0' = 1$)をリード・マラー(32, 10)符号化した系列との相関値である。

【0110】

そのため、乗算部62の出力が反転検出部78に入力され、乗算部62の出力の各成分の累積加算結果と、乗算部62の出力の各成分の0と1とを反転したものの累積加算結果との大小関係を判定し、大きい方が選択され、最大値検出部66に供給される。

【0111】

この処理を、 $d_6 \sim d_9$ に対応した16通りのすべてのマスクパターンに行ない、最大値検出部66によって最大の相関値が検出される。その時の $d_0' \sim d_9'$ が正しいものとみなされ、復号が完了する。

【0112】

第4実施形態も第3実施形態と同様に、従来のリード・マラー(32, 6)符号の復号装置としても使えるように、切替えスイッチ32、34が接続されている。

【0113】

図10は第4実施形態のフローチャートである。ステップS72で、乗算部62が乗算部60の出力(式(23))と、直交符号乗算部20の出力(式(24))とを乗算するまでは、第3実施形態と同じである。本実施形態では、その後、ステップS90で、反転検出部78が、乗算部62の出力の各成分の累積加算と、乗算部62の出力の各成分の0と1とを反転したものの累積加算とを求める。ステップS92で、このうちの大きいものを選択し、最大値検出部66に供給する。

【0114】

この後、ステップS80で全てのマスクパターンについて上記処理を行なった

か否か判定し、未処理のマスクパターンが残っている場合は、ステップ S 3 4 で次のマスクパターンが指定され、ステップ S 8 2 のマスクパターンの読出し以降の処理が繰り返されることは第 3 実施形態と同じである。16 種類のマスクパターンの全てについて上記処理が行なわれた場合は、ステップ S 8 4 で、最大値検出部 6 6 が反転検出部 7 8 の 16 個の出力の最大値を求める。

【0 1 1 5】

変形例

本願発明は上記各実施形態に限定されるものではなく、実施段階ではその趣旨を逸脱しない範囲で種々に変形することが可能である。また、各実施形態は可能な限り適宜組み合わせる実施してもよく、その場合組合わせた効果が得られる。さらに、上記実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば、実施形態に示される全構成要件から幾つかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題の少なくとも 1 つが解決でき、発明の効果の欄で述べられている効果の少なくとも 1 つが得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

【0 1 1 6】

【発明の効果】

以上説明したように本発明によれば、マスクシンボルを用いたリード・マラー符号を復号するにあたって、演算量および装置規模を低減した復号装置、及び復号方法を提供することができる。

【図面の簡単な説明】

【図 1】

本発明による復号装置の第 1 実施形態の構成を示すブロック図。

【図 2】

第 1 実施形態の動作を示すフローチャート。

【図 3】

図 1 のチェックサム算出部、多数決判定部の変形例を示す図。

【図 4】

本発明による復号装置の第 2 実施形態の構成を示すブロック図。

【図 5】

第 2 実施形態の動作を示すフローチャート。

【図 6】

本発明による復号装置の第 3 実施形態の構成を示すブロック図。

【図 7】

第 3 実施形態の動作を示すフローチャート。

【図 8】

図 6 のチェックサム算出部、多数決判定部の変形例を示す図。

【図 9】

本発明による復号装置の第 4 実施形態の構成を示すブロック図。

【図 1 0】

第 4 実施形態の動作を示すフローチャート。

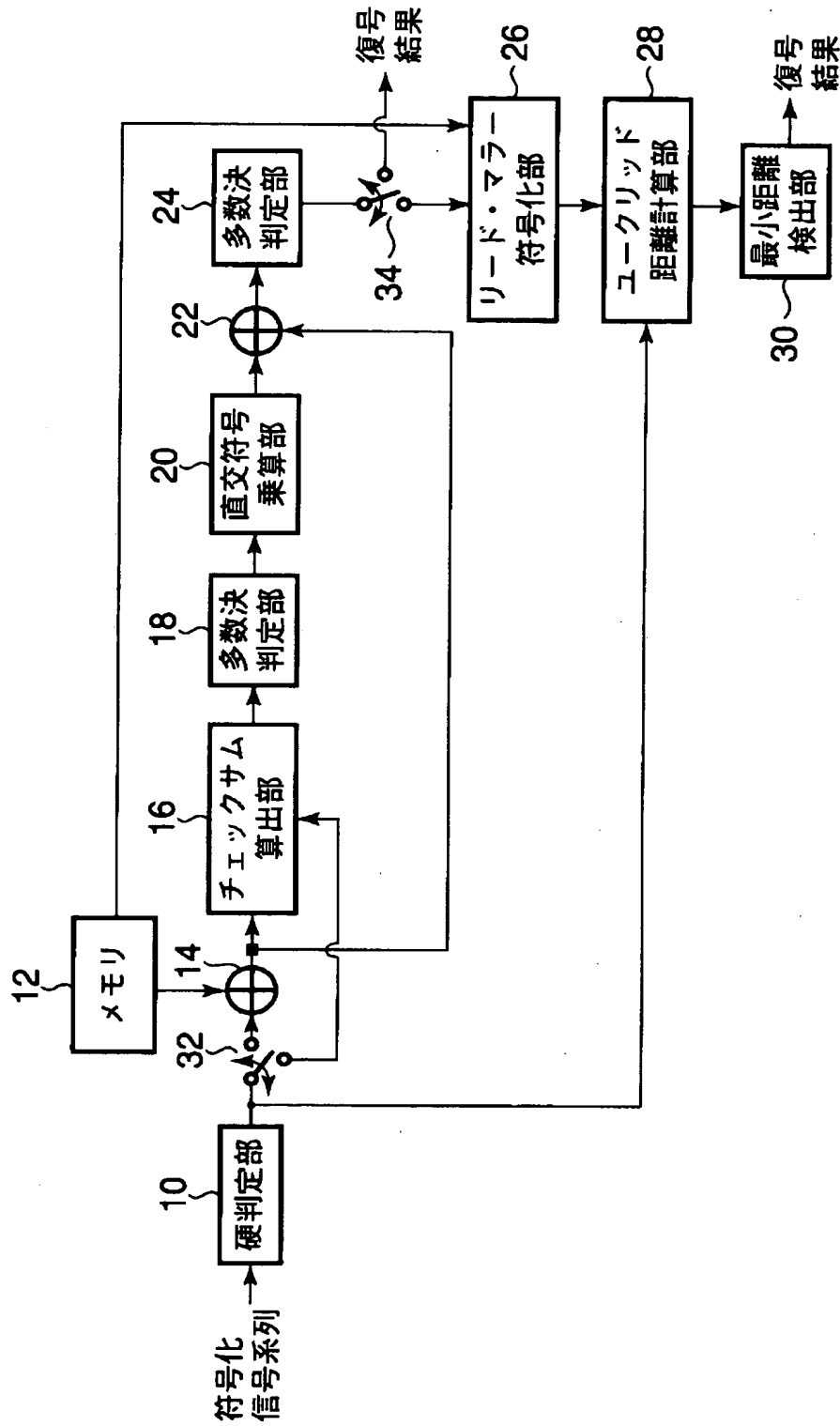
【符号の説明】

- 1 0 … 硬判定部
- 1 2 … メモリ
- 1 4、2 2 … 排他的論理和部
- 1 6 … チェックサム算出部
- 1 8、2 4 … 多数決判定部
- 2 0 … 直交符号乗算部
- 2 6 … リード・マラー符号化部
- 2 8 … ユークリッド距離計算部
- 3 0 … 最小距離検出部

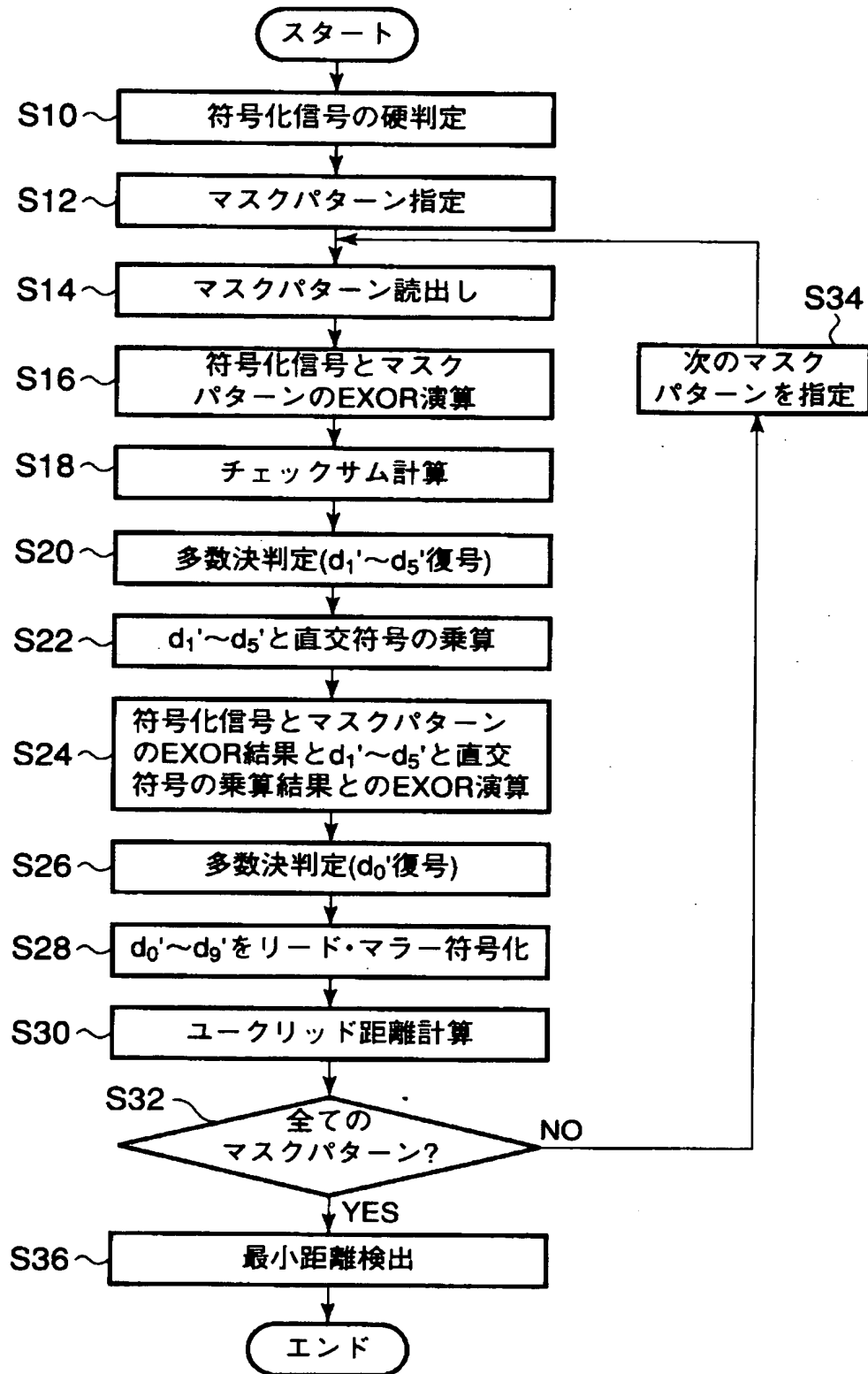
【書類名】

図面

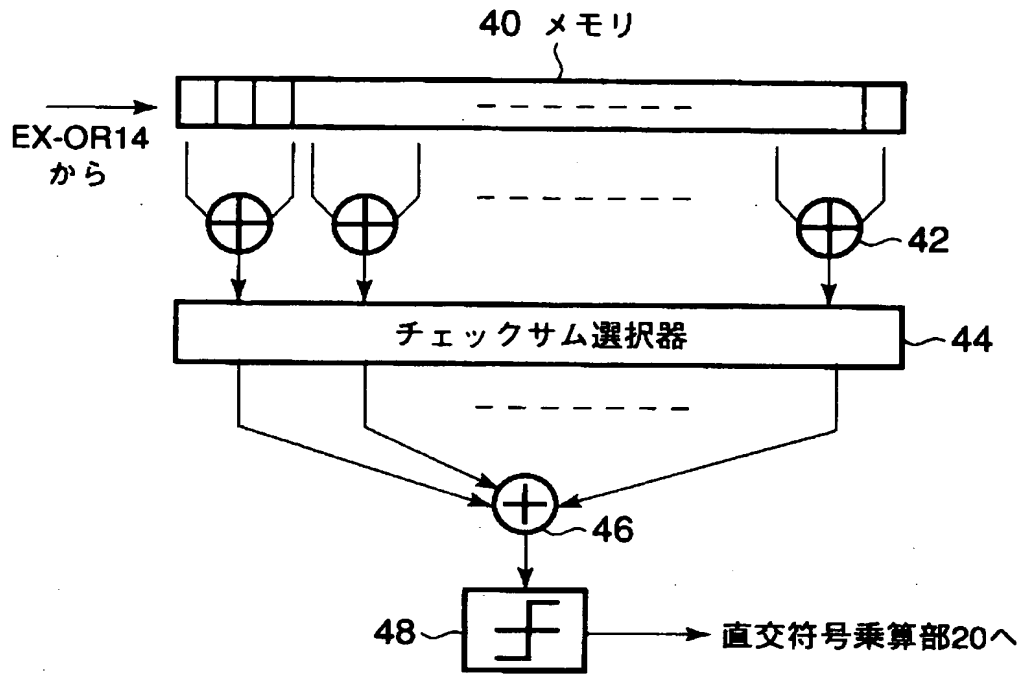
【図 1】



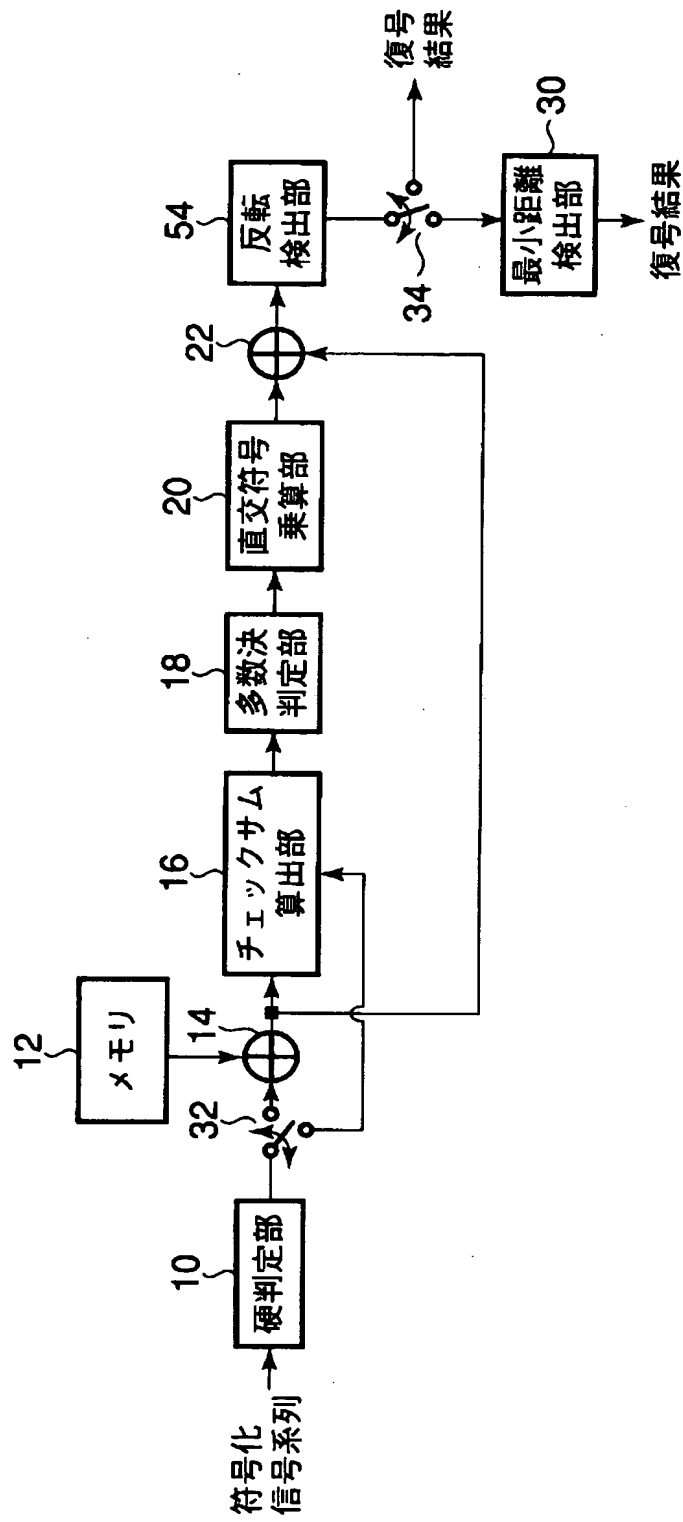
【図 2】



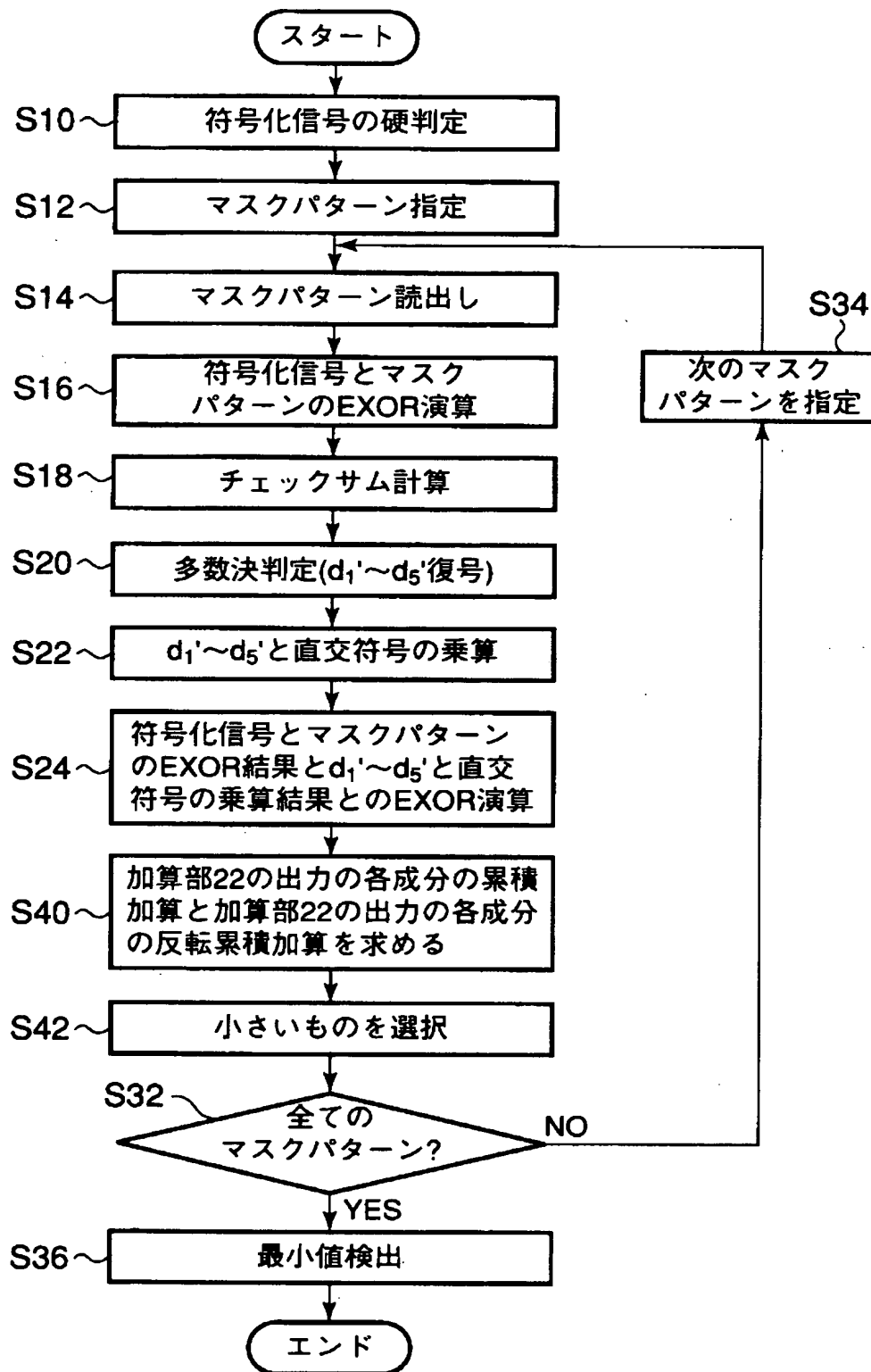
【図 3】



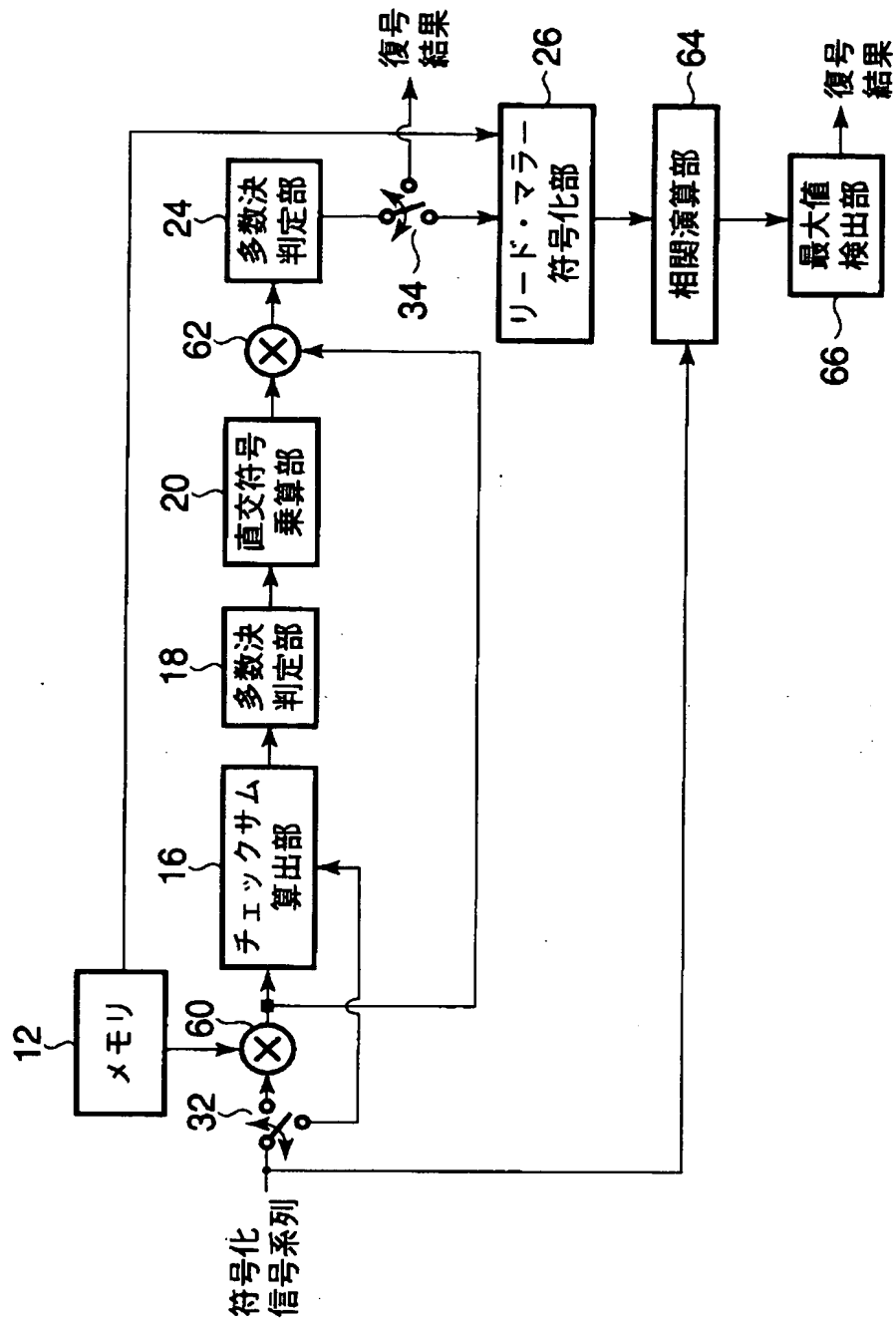
【図 4】



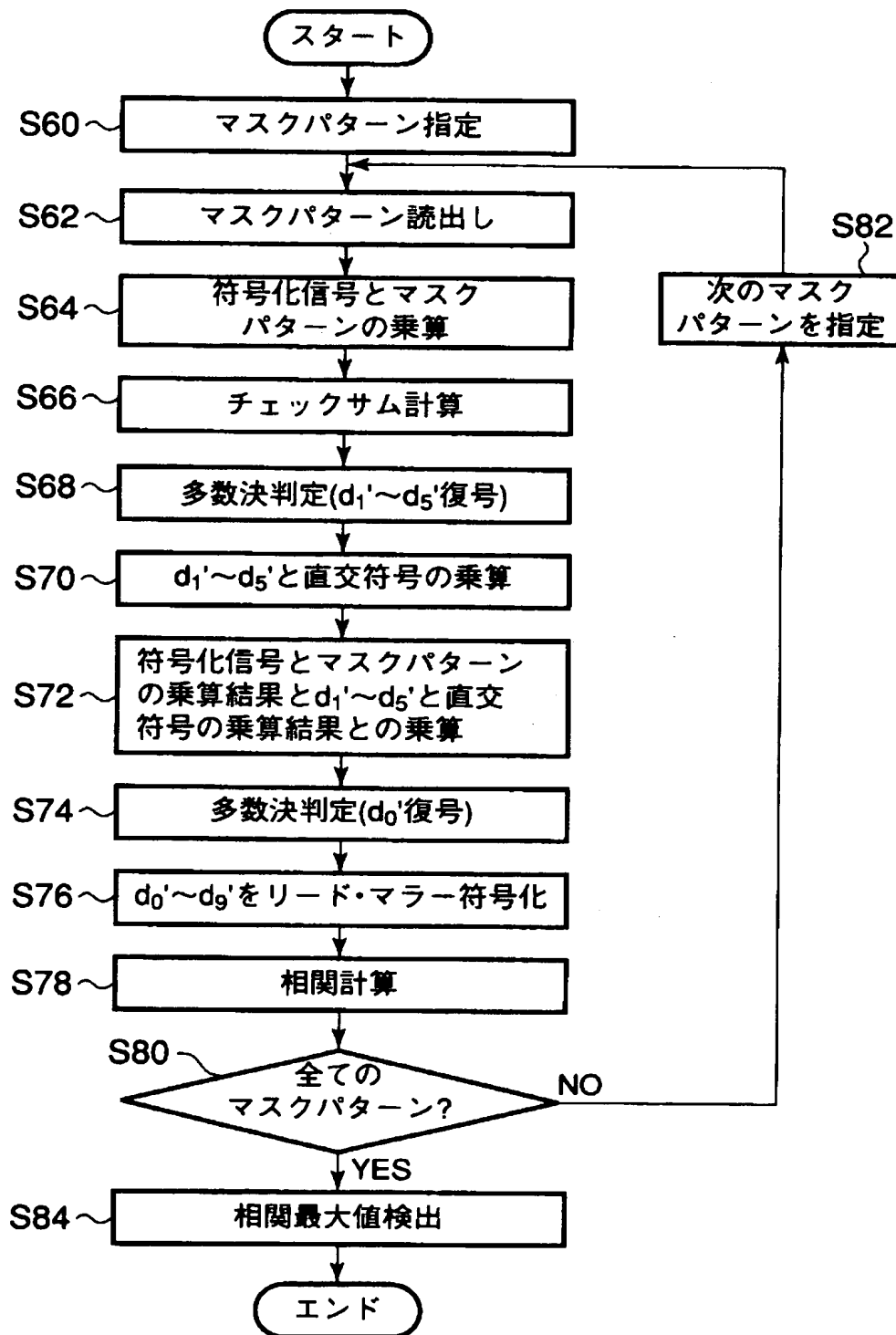
【図 5】



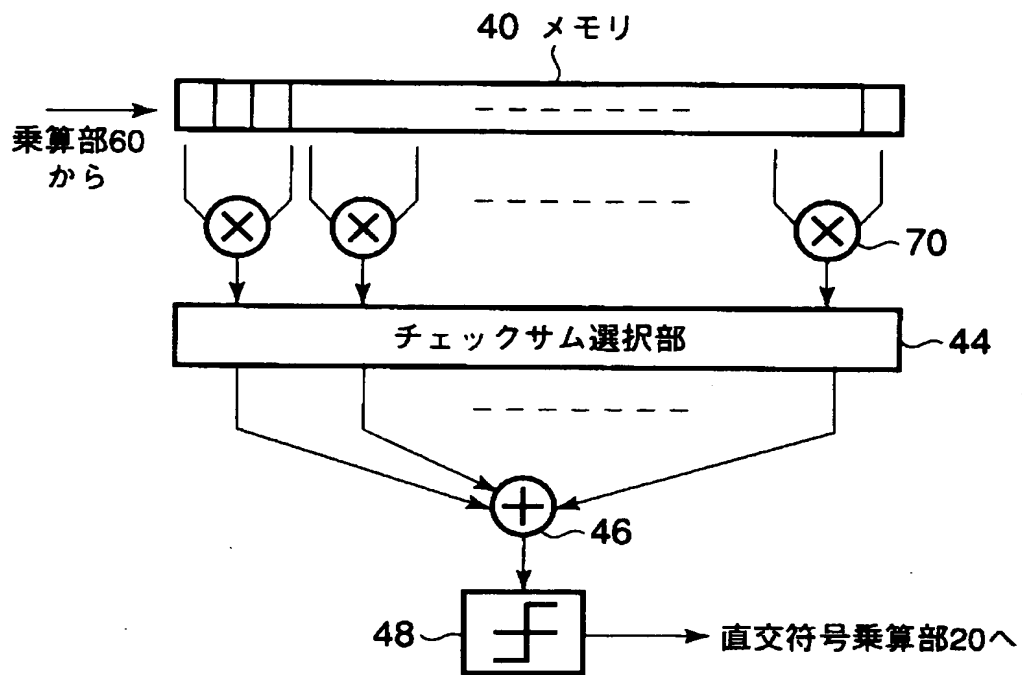
【図 6】



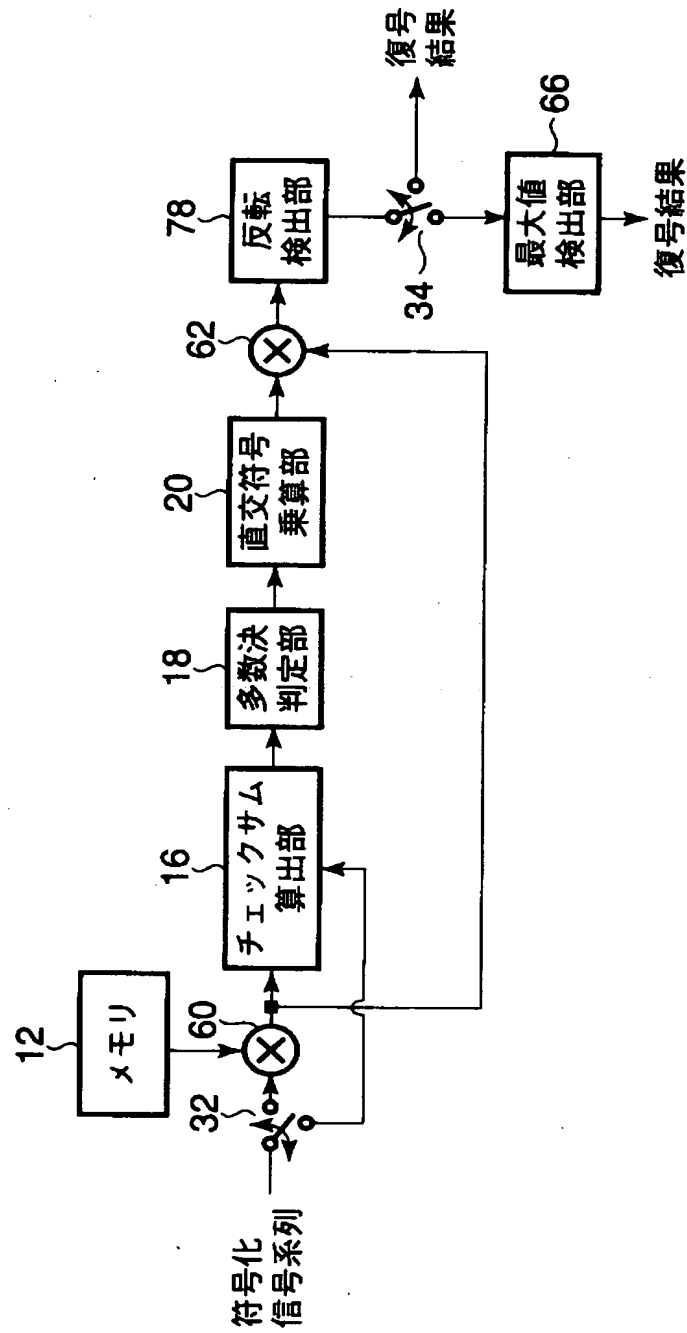
【図 7】



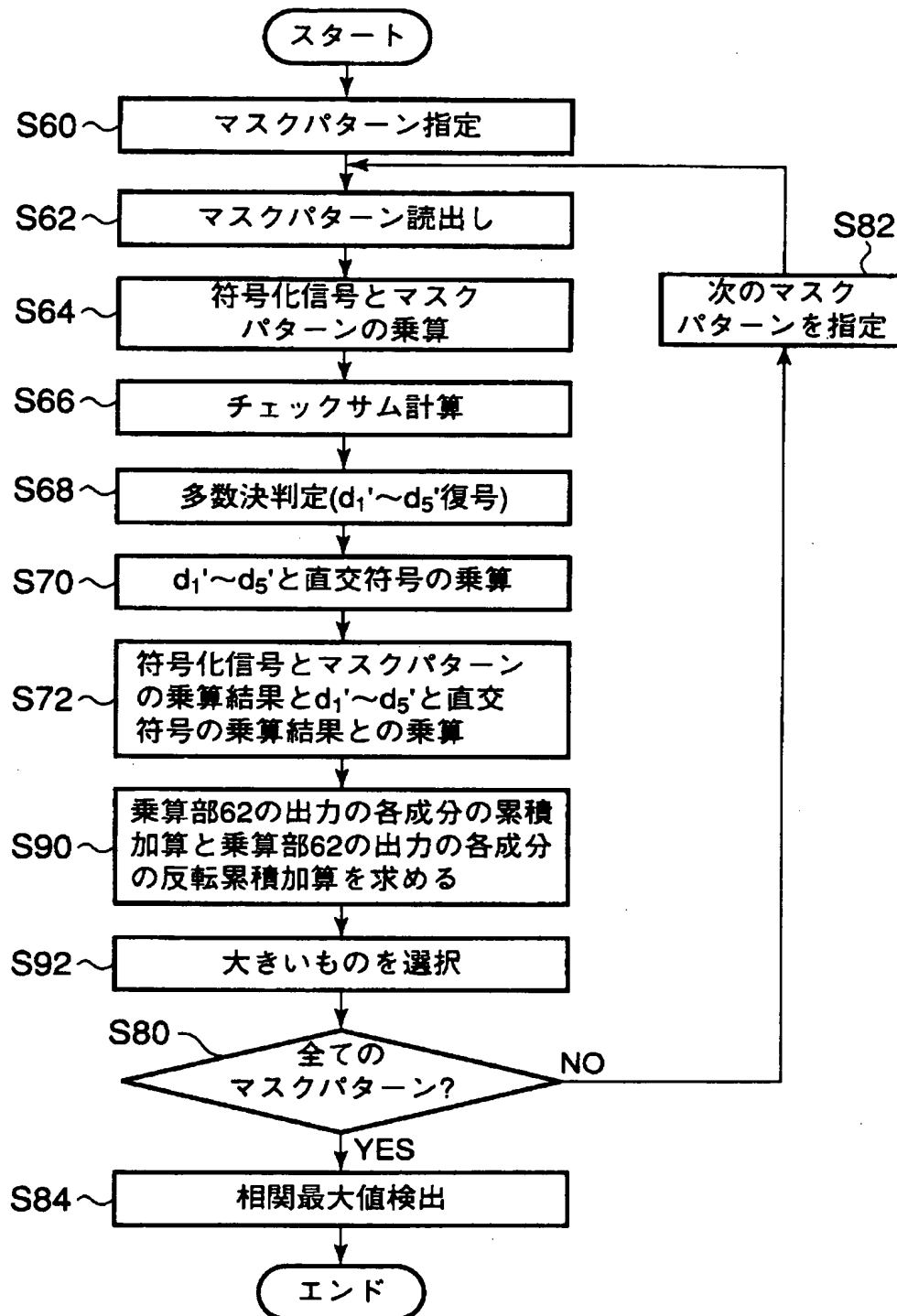
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 マスクシンボルを用いたリード・マラー符号の復号化に関して、演算量およびハードウェアの規模を低減する。

【解決手段】 符号からマスクパターンを外したものに関して多数決判定を行い、復号したものをリード・マラー符号し、これと受信した符号信号とのユークリッド距離を求める動作を全てのマスクパターンについて行ない、ユークリッド距離が最小となるマスクパターンを求める。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 神奈川県川崎市幸区堀川町72番地
氏 名 株式会社東芝